

Istituto Superiore di Rosolini “Archimede”

Sezione Itis

Specializzazioni: Elettronica ed Elettrotecnica

Via Sant’Alessandra - tel. 0931/501279

**96019 - Rosolini (SR)**

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

# CLASSE: 3 sez. A

## **MATERIA**: Elettronica ed elettrotecnica

**INSEGNANTI**: Ing. Giovanni Sarta, Giorgio Alecci

### **Programma svolto anno scolastico 2018/19**

###### Grandezze elettriche

* Intensità della corrente elettrica
* Forma d'onda della corrente
* Differenza di potenziale,tensione elettrica
* Potenza elettrica
* Resistenza e conduttanza, legge di Ohm
* Resistività e conduttività

###### Bipoli elettrici e loro collegamenti

* Bipolo elettrico
* Bipoli ideali
* Circuito aperto ideale
* Corto circuito ideale

###### Risoluzione di reti elettriche

* Resistenze in serie ed in parallelo
* Partitore di tensione
* Partitore di corrente
* Maglie e nodi
* Leggi di Kirchhoff
* Principio di sovrapposizione degli effetti
* Teorema di Thevenin
* Teorema di Norton

###### Introduzione all'elettronica digitale

* Concetti introduttivi
* Elettronica analogica
* Elettronica digitale
* Variabili binarie
* Livelli di tensione nei circuiti digitali
* Bit - funzioni booleane
* Circuiti integrati e loro classificazione

###### Porte logiche fondamentali

* Gli operatori logici NOT, AND, OR,
* Circuiti con interruttor
* Porte NAND e NOR
* Porta EX-OR ed EX-NOR
* Tabelle di verità

###### Sistemi di Numerazione

* Sistemi di numerazione posizionali
* Sistema di numerazione binario
* Numerazione esadecimale
* Conversione fra sistemi di numerazione
* Operazioni di somma e sottrazione con i numeri binari ed esadecimali

###### Algebra di Boole

* Espressioni algebriche relative alle porte logiche fondamentali
* Analisi di circuiti con porte logiche
* Regole dell’algebra di Boole
* Semplificazione delle espressioni algebriche
* Teoremi di de Morgan
* Mappe di Karnaugh

###### Progetto di circuiti logici

* Progetto di circuiti logici con l’ausilio delle mappe di Karnaugh
* Progetto di circuiti logici a partire dalla tabella di verità
* Proprietà universale delle porte NAND
* Alea statica

###### Funzioni della logica combinatoria

* Codificatori
* Decodificatori
* Decoder driver da BCD a 7 segmenti
* Display a sette segmenti e loro decodifica
* Sommatori

###### Logica sequenziale

* Latch S-R, Latch S-R con abilitazione, Latch D
* Flip-flop edge-triggered S-R e J-K
* Funzioni di un flip-flop
* Contatori sincroni ed asincroni
* Contatori asincroni con modulo generico
* Contatori in cascata

###### Memorie

* Generalità
* Capacità e organizzazione interna
* Indirizzamento delle memorie
* Classificazione e tipologie di memorie
* Espansione di memoria
* Temporizzazione

Esercitazioni DI LABORATORIO DI ELETTRONICA CLASSE 3 A

* Utilizzo del multimetro digitale palmare o da banco per la misura di tensione e corrente continua, di resistenza e della continuità.
* Utilizzo dell’alimentatore variabile.
* Utilizzo del data-book o data-sheet per il rilievo delle caratteristiche dei componenti utilizzati.
* Utilizzo della bread-board: collegamenti interni e modalità di inserimento dei componenti.

Esercitazione N° 1 : **Misura di una resistenza con metodo indiretto: il metodo voltamperometrico**.

Misura della corrrente e della tensione e calcolo della resistenza.

Confronto tra la resistenza calcolata e quella nominale, calcolo della potenza e

ricavo della potenza commerciale. Verifica se il valore calcolato rientra nella

fascia di tolleranza.

Grafici su millimetrata della caratteristica tensione/corrente rilevate;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 2 : **Regolazione potenziometrica della tensione sia a vuoto che a carico.**

Il potenziometro: funzione ed utilizzo sia come resistore variabile che come

partitore di tensione. Calcolo della Vu sia a vuoto che a carico.

Grafici su millimetrata delle tensioni rilevate, a vuoto, a carico delle

caratteristiche;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 3 **: Verifica del principio di sovrapposizione degli effetti.**

Calcolo dei valori teorici da confrontare con quelli ricavati.

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 4 : **Rilievo delle tabelle di verità delle porte logiche fondamentali.**

Confronto tra gli stati delle tabelle di verità teoriche e quelle rilevate.

Rilievo delle tensioni in uscita, verifica degli stati logici.

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 5 : **Applicazione del teorema do De Morgan.**

Realizzazione delleporte logiche fondamentali con la logica NAND o porta

universale.

Ricavo delle relative tabelle di verità e rilievo delle tensioni in uscita.

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 6 : **Rilievo della caratteristica di trasferimento (I/O) di una porta TTL.**

Rilievo e confronto tra la caratteristica ideale e reale di trasferimento di una

porta TTL. Campo dei valori di ingresso e di uscita di una porta TTL.

Grafici su millimetrata delle tensioni rilevate, e delle caratteristiche di I/O;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 7 : **La logica combinatoria.**

Rilevatore di numeri primi, pari e dispari;

Esercitazioni varie sulla logica combinatoria ad una, due e tre uscite;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Codificatore a priorità con SN74147;

Decodificatore binario/decimale con SN74145;

Decodifica e visualizzazione con SN7447 e display a 7 segmenti A.c. e K.c.;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 8: **Il Multiplexer.**

Il mux come generatore di funzioni logiche: sintesi ed implementazione di una

funzione logica con il mux SN74151;

Esercitazioni varie su problemi di logica combinatoria con il multiplexer;

Test - Relazione descrittiva della procedura effettuata, della strumentazione

utilizzata ed analisi dei risultati ottenuti.

Esercitazione N° 9: **La logica sequenziale.**

Misure e verifica sul latch S/R a porte NOR ed a porte NAND: funzione di

memoria e antirimbalzo, rilievo e verifica della tabella degli stati.

Rosolini lì 11/06/2019 Gli insegnanti

Prof. G. Alecci…………………………………….

Prof. G. Sarta……………………………………

Gli alunni

--------------------------------------------------

--------------------------------------------------

--------------------------------------------------