



# **1° Istituto Istruzione Superiore "Archimede"**

**ITIS**

Via Sipione, 147 – Tel. 0931/502286 – Fax 0931/850007 - C.F. 83001030895

E-Mail: [sis017003@istruzione.it](mailto:sis017003@istruzione.it)

96019 **Rosolini** (Siracusa)

## **PROGRAMMA DI TPSEE**

**Classe IV Sez. A**

Anno scolastico 2020/2021

Prof. Corrado Modica

Prof. Giorgio Alecci

### ***U.D.1 I semiconduttori e la giunzione PN***

- 1.1 Struttura atomica dei semiconduttori;
- 1.2 Portatori di carica;
- 1.3 Bande di energia;
- 1.4 Resistività di un semiconduttore;
- 1.5 Il drogaggio dei semiconduttori;
- 1.6 Generalità, ricombinazione e diffusione dei portatori di carica;
- 1.7 Giunzione PN ;
- 1.8 Polarizzazione della giunzione PN;
- 1.9 Il contatto metallo-semiconduttore;

### ***U.D.2 Diodi e transistor***

- 2.1 Diodo rettificatore;
- 2.2 Diodo zener e diodo a valanga;
- 2.3 Diodo tunnel e Diodi schottky;
- 2.4 Transistor bipolari a giunzione BJT;
- 2.5 Funzionamento del BJT come amplificatore;
- 2.6 Equazione fondamentale del BJT;
- 2.7 Il BJT come interruttore elettronico.

### ***U.D.3 Alimentatori***

- 3.1 Alimentatori in corrente continua;
- 3.2 Alimentatore stabilizzato;
- 3.3 Descrizione del ponte di Graetz o raddrizzatore;
- 3.4 Descrizione di un trasformatore elettrico abbassatore e formule relative alla sua scelta;
- 3.8 Descrizione progettuale in classe con relativi esercizi sul dimensionamento dei vari dispositivi componenti un alimentatore stabilizzato a 5V

#### **U.D.4 Elettronica digitale**

- 4.1 Circuiti digitali: (logica positiva e logica negativa);
- 4.2 Ripasso circuito logico combinatorio e sequenziale;
- 4.3 Latch SR a porte NAND e a porte OR;
- 4.4 Descrizione progettuale in classe con relativi esercizi sul dimensionamento dei vari dispositivi componenti i circuiti realizzati in laboratorio e sotto riportati.
- 4.5 Descrizione completa dello schema a blocchi di un NE555 in configurazione astabile e monostabile

### **PROGETTI DI LABORATORIO**

Progetto N° 1: Progettazione e realizzazione di Timer logico con latch SR a porte NOR con relè DPDT;

L'integrato C-MOS 4001: pin out costituzione interna e funzione nel circuito.

Richiami di logica sequenziale.

Funzionamento del circuito e dei singoli componenti che lo costituiscono.

Il relè Finder della serie 30.22 tipo DPDT: pin out e funzione nel circuito.

Il BJT 2N1711 pin out e funzione nel circuito.

I trimmer tipo CERMET: utilizzo come resistori variabili e come partitori di tensione.

Realizzazione sch e pcb con l'utilizzo del software di CAD elettronico opensource KiCAD, utilizzo dei footprint e della netlist.

Assemblaggio, taratura, collaudo ed eventuale ricerca guasti.

Progetto N° 2: Progettazione e realizzazione di un Alimentatore fisso con tensione singola 5V-6V-8V-9V-12V

Funzionamento dei vari blocchi: trasformatore, raddrizzatore, stabilizzatore, filtro;

Gli integrati della serie LM78XX pin out; il ponte a diodi integrato pin out.

Realizzazione sch e pcb con l'utilizzo del software di CAD elettronico opensource KiCAD, utilizzo dei footprint e della netlist.

Assemblaggio, taratura, collaudo ed eventuale ricerca guasti.

Progetto N° 3: Progettazione e realizzazione di un circuito generatore di clock con frequenza regolabile con l'integrato NE555;

L'NE555: generalità, configurazione astabile;

Schema interno a blocchi: principio di funzionamento; pin out

Utilizzo dell'oscilloscopio per visualizzare la forma d'onda e rilevarne il periodo e la Vpp;

Realizzazione sch e pcb con l'utilizzo del software di CAD elettronico opensource KiCAD, utilizzo dei footprint e della netlist.

Assemblaggio, taratura, collaudo ed eventuale ricerca guasti.

**Tutti i progetti sono stati effettuati con il metodo della singola faccia, utilizzando sia in DaD che in presenza il software opensource di CAD elettronico KiCAD.**

Ogni progetto è stato realizzato utilizzando il software KICAD sch e pcb per la realizzazione sia degli schemi elettrici che dei circuiti stampati: produzione dello schema elettrico con KICAD, creazione del file B.O.M. e NETLIST, utilizzazione dell'applicazione DRC con conseguente correzione di eventuali errori.

Caricamento dei footprint e del file NET da KICAD sch e pcb, realizzazione del master e a seguire del P.C.B. utilizzando la tecnica della fotoincisione seguendo tutte le varie fasi.

Particolare attenzione è stata rivolta al metodo di taratura, collaudo e ricerca guasti, nonché ad un corretto utilizzo della strumentazione utilizzata.

Sono stati somministrati test di fine progetto a risposta multipla e aperta.

Rosolini li 09/06/2021

Gli alunni

*Enrico Anzani*  
*Zoe Biffarelli*  
*De Maio Francesco*  
*Scatà Emmele*

Gli insegnanti

Prof. G. Alecci Prof. C. Modica

*G. Alecci* *C. Modica*